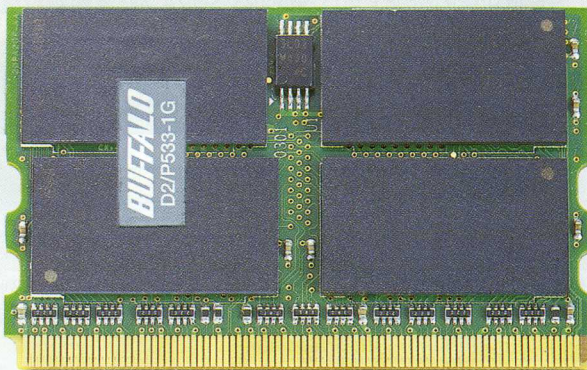




200Pin的標準筆記型電腦DDR2 SDRAM SO-DIMM

採用4bits Prefetch的設計，因此DDR2 SDRAM同樣和DDR SDRAM在同樣工作時脈下就可以產生DDR1 SDRAM的雙倍資料傳輸效能，這全歸功於DDR2 SDRAM優異的Prefetch設計，每個DDR2 SDRAM裡面會有4個BANK，一般要求記憶體讀取資料是會下個指令，然後告訴電腦要讀取哪個位址的資料，位址會經過解碼就會知道資料是存在哪個Bank裡，接著會從Word Line和Bit Line找出所要讀取的資料，儲存在Cell裡的資料就會被讀取、還原，接著傳送到內部資料匯流排，就可以從DDR2 SDRAM讀出資料來，而不管是什麼記憶體裡面的儲存單位都叫Cell，Cell可以看為記憶體中可以記載一個bit資料，256MB就可看成可以記錄256x1024x1024x8bit的資料，而記憶體中通常把Cell帶電狀態來辨識成1，反之Cell代表放電狀態代表0，DDR2 SDRAM中Cell的Sense/Restore或Precharge的時間稱為tRC、Input/Output Stage的時間成為tDS/tDH、tDQSQ，內部資料匯流排傳輸時間是tCK，而所謂的tCK就是資料的傳輸性能，tRC、tDS/tDH、tDQSQ和tCK就是DDR2 SDRAM在設計、製造上的瓶頸，只要在tRC、tDS/tDH、tDQSQ和tCK有所突破就能製造出更快的DDR2 SDRAM，DDR2 SDRAM內部為採用四個資料傳輸匯流排與四個BANK、為4bits Prefetch架構設計，DDR SDRAM為2bits Prefetch、SDRAM為1bit Prefetch架構設計，同時DDR2 SDRAM採用On Die Termination(ODT)內部中斷電阻設計，這樣就可以讓主機板廠商不用在DDR記憶體模組旁邊增加一排電阻，不但減少PCB板的使用，也可讓主機板的設計更精簡、降低困難程度，值得一提的是加入OCD(Off-Chip Driver)訊號的校準技術，可讓電壓的上升與

下降有最小的DQ-DQS SKEW(時鐘信號偏離)用來提升訊號品質，主要是在控制動態負載之過激(Over-shoot)或低激(Under-shoot)，除此之外DDR2 SDRAM的I/O電位校準也有強化，所以OCD(Off-Chip Driver)可說DDR1進入DDR2的一大進化，至於Post CAS作業則是DDR2 SDRAM重要功能，讓CAS讀寫指令訊號能加入到RAS訊號(Active Command)加入之後，整體來說Posted CAS和Additive Latency(AL)能減少記憶體傳輸匯流排上的負載，提升指令、資料傳輸效能、並進一步提升、維持DDR2 SDRAM整體傳輸頻寬與性能，值得注意的是DDR2 SDRAM的I/O介面從原本SSTL\_2轉變成為SSTL\_18，標準工作電壓從原本的2.5V降低到1.8V，可惜的是DDR2 SDRAM顆粒是與DDR SDRAM不相容、也不能Pin To Pin，整個DDR2 SDRAM模組是改良DDR SDRAM重新的設計，桌上型、工作站和伺服器用DDR2 SDRAM記憶體模組會設計成240Pin，提供UnBuffer、ECC、Registered、Buffer之DDR2 SDRAM DIMM Module的設計，針對刀鋒型伺服器(Blade Server)、網路設備、電腦則特別推出了標準的244Pin Mini DIMM Module、200Pin Small Out Line DIMM(SO-DIMM) Module和200Pin Micro DIMM不同記憶體模組規格。



172Pin的用於超薄筆記型電腦、迷你筆記型電腦的DDR2 SDRAM Micro-DIMM

### 200Pin DDR2 SDRAM SO-DIMM模組技術規格

記憶體模組種類	200Pin DDR2-533 SDRAM SO-DIMM	200Pin DDR2-667 SDRAM SO-DIMM	200Pin DDR2-800SDRAM SO-DIMM
記憶體工作時脈	266MHz	333MHz	400MHz
記憶體模組資料寬度	64bit	64bit	64bit
記憶體工作電壓	1.8V	1.8V	1.8V
記憶體規格	DDR2 SDRAM	DDR2 SDRAM	DDR2 SDRAM
傳輸方式	並列傳輸	並列傳輸	並列傳輸
理論傳輸頻寬	4.3GB/Sec	5.3GB/Sec	6.4GB/Sec